



PROGRAMME DE
Transfert AU
CAMPUS CYBER

Sécurité & Architecture Risc-V

Jeudi 16 Mai 2024

Auditorium Campus Cyber





PROGRAMME DE
Transfert AU
CAMPUS CYBER

S'appuie sur la dynamique collective du **Campus Cyber** et de son réseau en région pour favoriser les projets conjoints entre acteurs académiques, industriels, gouvernementaux.

Programme de Transfert au Campus Cyber

PTCC



- Volet projets de recherche et de transfert
- Volet formation
- Volet entrepreneuriat
- **Volet services à la communauté | LabCyber & Animation scientifique**



PROGRAMME DE
Transfert AU
CAMPUS CYBER

Recherche



Industrie

Favoriser le transfert et compétences et de savoirs de la recherche vers l'industrie

13h30 | État de l'Art sur le Risc-V

*Olivier **Sentieys**, Directeur de recherche, Inria*

14h00 | RISC-V, Point de vue d'un industriel

*Jérôme **Quevremont**, Responsable Risc-V et Open hardware, Thales
Jean-Roch **Coulon**, Architecte de processeur Risc-V, Thales*

14H30 | RISC-V, PEPR Cybersécurité - ARSENE

14h30 | Méthodes et outils pour la conception et le déploiement d'une implémentation RISC-V sécurisée

*David **Hely**, Professeur, Grenoble INP, LCIS*

15h00 | Vers des processeurs d'applications RISC-V intrinsèquement sécurisés

*Olivier **Savry**, Expert en sécurité des systèmes embarqués, CEA*

15h30 | Pause Networking

16h00 | RISC-V, Sécurité des objets

*Serge **Maginot**, Président, Tiempo Secure*

16h30 | Enjeux techniques pour la sécurisation des composants au travers de RISC-V

*Eric **Saliba**, Chef de la division scientifique et technique, ANSSI*

17h00 | RISC-V, Gouvernance et futur industriel

Animée par Olivier Sentieys, Inria

*Sylvain **Mousset**, Chef du Bureau Technologies et Innovation, ANSSI*

*Marion **Andrillat**, Responsable des Partenariats Industriels, CEA*

*Jean-Eric **Michallet**, Chargé de mission électronique, DGE*

*Thierry **Lelégard**, Responsable de la sécurité des plateformes, SiPearl*

*Emmanuel **Gureghian**, Responsable laboratoires systèmes embarqués critiques, Thales*

17h55 | Mot de clôture

Agenda

Risc-V : Etat de l'Art



Olivier Sentieys, Directeur de Recherche

Inria

Risc-V : Point de vue Industriel



Jérôme Quevremont
Responsable Risc-V et Open Hardware



Jean-Roch Coulon
Architecte de processeur Risc-V



RISC-V, PEPR Cybersécurité - ARSENE

Méthodes et outils pour la conception et le déploiement d'une implémentation RISC-V sécurisée



David Hély, Professeur

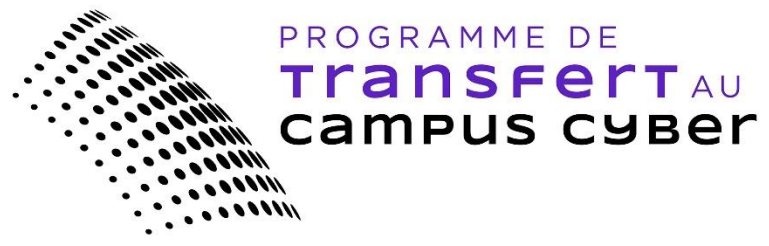


RISC-V, PEPR Cybersécurité - ARSENE

Vers des processeurs d'applications RISC-V intrinsèquement sécurisé

Olivier Savry
Expert en sécurité des systèmes embarqués





Pause Networking



RISC-V, Sécurité des objets



Serge Maginot, CEO



Méthodes et outils pour la conception et le déploiement d'une implémentation RISC-V sécurisée



Eric Saliba, Chef de la division scientifique et technique



Table ronde RISC-V, Gouvernance et futur industriel

Animée par **Olivier Sentieys**, Directeur de recherche à **Inria**



Sylvain Mousset
Chef du Bureau Technologies et Innovation



Marion Andrillat
Responsable des Partenariats Industriels



Jean-Eric Michallet
Chargé de mission électronique



Thierry Lelégard
Responsable de la sécurité des plateformes



Emmanuel Gureghian
Responsable laboratoire systèmes embarqués et critiques



Prochains évènements



Rodrigue Germany

Responsable de l'Animation scientifique
Responsable du LabCyber

30 Mai 2024
06 Juin 2024
25 Juin 2024

Startups : Décuplez vos capacités de développement grâce au LabCyber
SWHSec Conference
Sécurité Numérique à l'Ère Quantique : Opportunités et Défis ?

Inscrivez-vous !

Plus d'information

PTCC : <https://ptcc.fr/>

LabCyber : <https://labcyber.ptcc.fr/>

MERCI